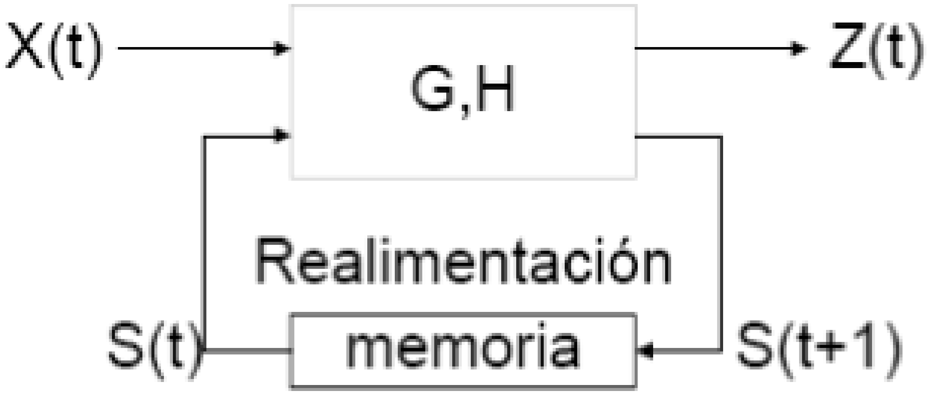
# Análisis y Síntesis de FSM

# Máquinas Finitas de Estados




X(t): entrada actual

Z(t): salida actual

S(t): estado actual

S(t+1): estado próximo

Las FSM constan de:

- Un conjunto de entradas $X \in \{X_0, X_1, \ldots, X_{l-1}\}$
- Un conjunto de salidas $Z \in \{Z_0, Z_1, \ldots, Z_{m-1}\}$
- Un conjunto de estados $S \in \{S_0, S_1, \ldots, S_{n-1}\}$
- Una función de transición $S(t+1) = H(X(t), S(t))$
- Una función de salida $Z(t) = G(X(t), S(t))$

**Tipos de FSM:**

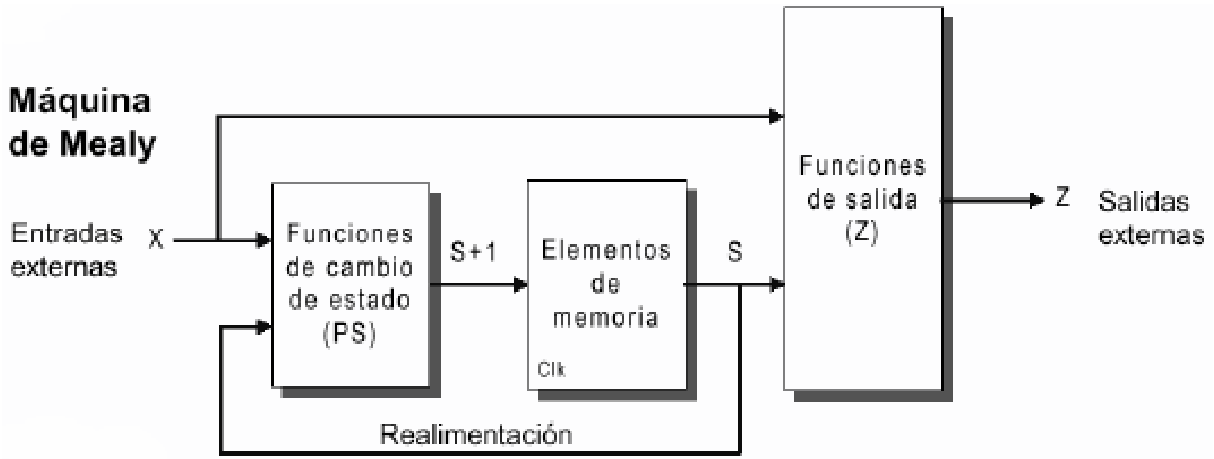
- **Mealy**
- **Moore**

# Mealy

En una máquina de Mealy:

- El estado siguiente depende de la entrada y del estado actual.
- La salida depende de la entrada y del estado actual.

$$\begin{cases} Z(t) = G(X(t), S(t)) & G: \text{función de salida} \\ S(t+1) = H(X(t), S(t)) & H: \text{función de transición} \end{cases}$$




En los autómatas que siguen el modelo de Mealy, las salidas están asociadas a las transiciones entre estados de entrada además de las de los estados internos.

Toda máquina de Mealy puede transformarse en una máquina de Moore, y viceversa. No obstante se suele optar por la configuración de Mealy pues esta comporta generalmente un número menor número de estados que el autómata de Moore.

# Moore

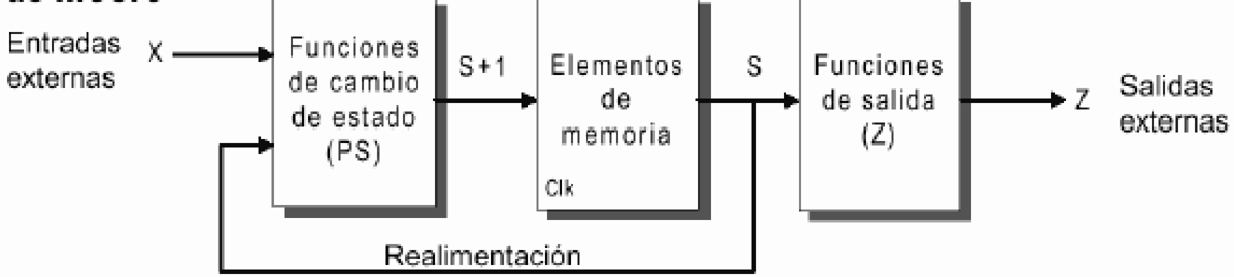
En una máquina de Moore:

- El estado siguiente depende de la entrada y del estado actual.
- La salida depende de exclusivamente del estado actual.

Toda máquina de Moore es un caso particular de una máquina de Mealy.

$$\begin{cases} Z(t) = G(S(t)) & G: \text{función de salida} \\ S(t+1) = H(X(t), S(t)) & H: \text{función de transición} \end{cases}$$

**Máquina de Moore**




En los autómatas que siguen el modelo de Moore, las salidas dependen solamente de los estados internos de los elementos de memoria y es independiente de las entradas externas.

# Ecuaciones características

| *Device Type* | *Characteristic Equation* |
|---|---|
| S-R latch | $Q* = S + R' \cdot Q$ |
| D latch | $Q* = D$ |
| Edge-triggered D flip-flop | $Q* = D$ |
| D flip-flop with enable | $Q* = EN \cdot D + EN' \cdot Q$ |
| Master/slave S-R flip-flop | $Q* = S + R' \cdot Q$ |
| Master/slave J-K flip-flop | $Q* = J \cdot Q' + K' \cdot Q$ |
| Edge-triggered J-K flip-flop | $Q* = J \cdot Q' + K' \cdot Q$ |
| T flip-flop | $Q* = Q'$ |
| T flip-flop with enable | $Q* = EN \cdot Q' + EN' \cdot Q$ |

# Análisis de máquinas finitas de estados

Circuito final

↓

Expresiones algebraicas

↓

Tabla de excitación del autómata

↓

Tabla de transición de estados codificada en binario

↓

Tabla de transición de estados

↓

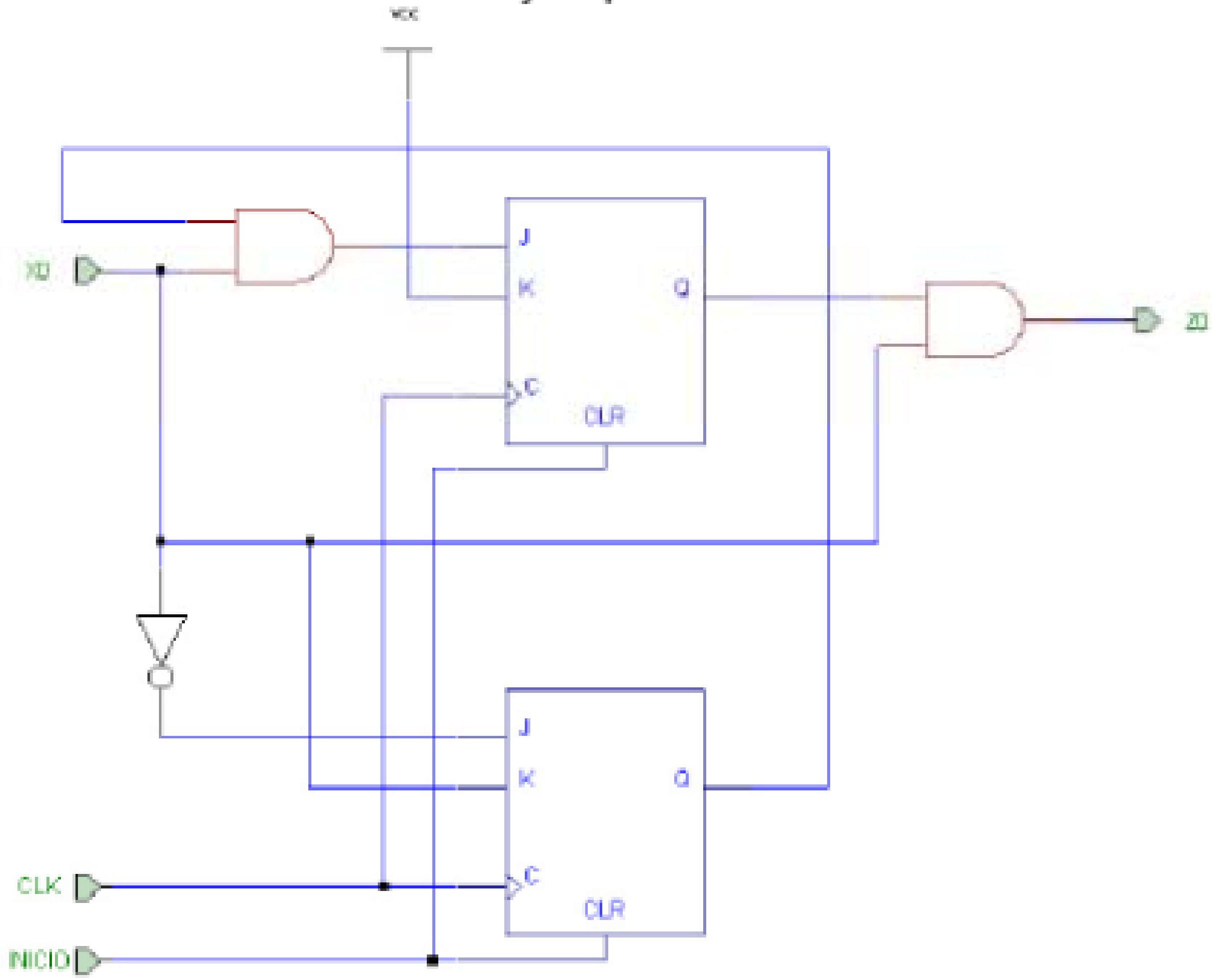
Diagrama de transición de estados

# Análisis de FSM: Mealy

Veremos los pasos del análisis a través de un ejemplo.

**Enunciado**

Analizar el siguiente circuito



# Análisis de FSM: Mealy

**1. Identificación de entradas, estados y salidas**

Entradas: $X \in \{0,1\}$

Salidas: $Z \in \{0,1\}$

Variables de estado: 2 $\{Q_0,Q_1\}$ darán lugar a 4 estados como máximo

**2. Obtención de las ecuaciones de excitación de los biestables y las ecuaciones de salida**

$$J_0 = \overline{X_0}$$

$$K_0 = X_0$$

$$J_1 = X_0 \cdot Q_0$$

$$K_1 = 1$$

$$Z_0 = X_0 \cdot Q_1$$

**3. Obtención de la tabla de excitación y salida del autómata** →

| S(t),X(t) | | | | | | | S(t+1),Z(t) | | |
|---|---|---|---|---|---|---|---|---|---|
| $Q_1$ | $Q_0$ | $X_0$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ | $Q_1'$ | $Q_0'$ | $Z_0$ |
| 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 |

# Análisis de FSM: Mealy

**4. Obtención de la tabla de transición y salida codificada en binario** →

| S(t) $Q_1\ Q_0$ | X(t) $Q_1'\ Q_0'\ /\ Z_0$ 0 | 1 |
|---|---|---|
| 0 0 | 0 1 / 0 | 0 0 / 0 |
| 0 1 | 0 1 / 0 | 1 0 / 0 |
| 1 0 | 0 1 / 0 | 0 0 / 1 |
| 1 1 | 0 1 / 0 | 0 0 / 1 |

**5. Obtención de la tabla de transición de estados y salidas**

Es igual que la anterior, pero descodificando las entradas, las salidas y los estados.

**Ejemplo**

Entradas

| X(t) | $X_0$ |
|---|---|
| a | 0 |
| b | 1 |

Salidas

| Z(t) | $Z_0$ |
|---|---|
| p | 0 |
| q | 1 |

Estados

| S(t) | $Q_1\ Q_0$ |
|---|---|
| $S_0$ | 0 0 |
| $S_1$ | 0 1 |
| $S_2$ | 1 0 |
| $S_3$ | 1 1 |

Tabla sin codificar

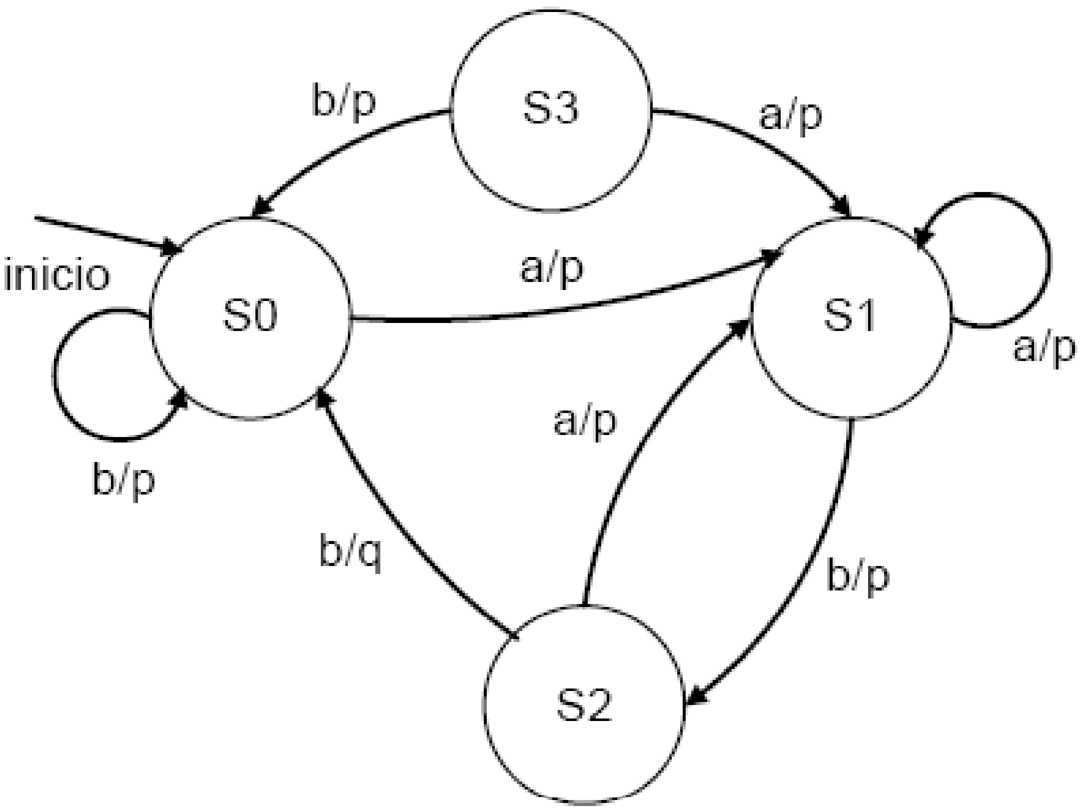
| S(t) | X(t) S(t+1) / Z(t) a | b |
|---|---|---|
| $S_0$ | $S_1$ / p | $S_0$ / p |
| $S_1$ | $S_1$ / p | $S_2$ / p |
| $S_2$ | $S_1$ / p | $S_0$ / q |
| $S_3$ | $S_1$ / p | $S_0$ / q |

# Análisis de FSM: Mealy

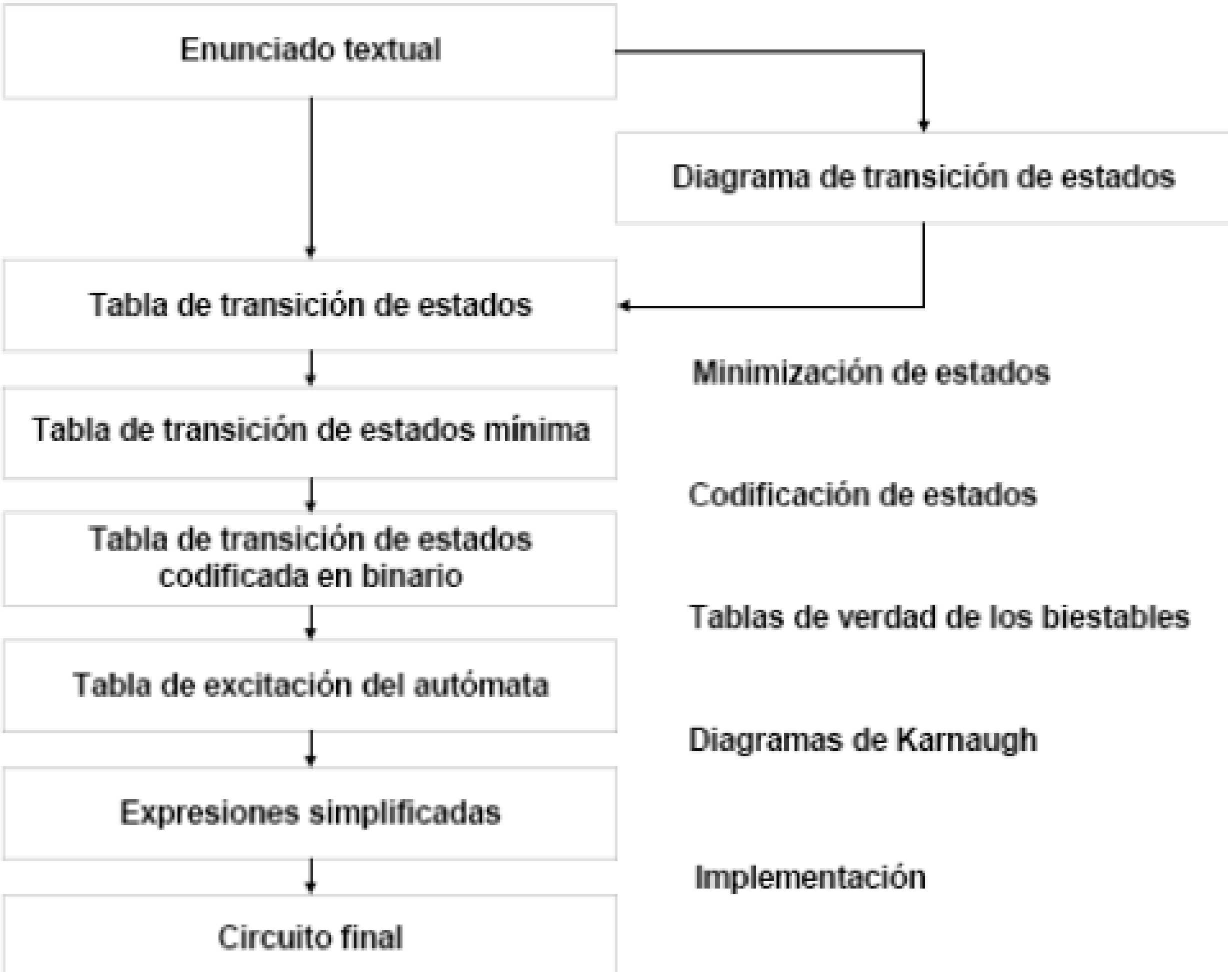
**6. Obtención del diagrama de transición de estados**

Pueden salir estados inconexos y/o inaccesibles.

**Ejemplo**



# Síntesis de máquinas finitas de estados



# Síntesis de máquinas finitas de estados

Veremos los pasos de diseño a partir de un ejemplo.

**Enunciado textual**

Diseñar un sistema secuencial con una entrada serie que detecte si los tres últimos datos de recibidos coinciden con la secuencia **abb**.

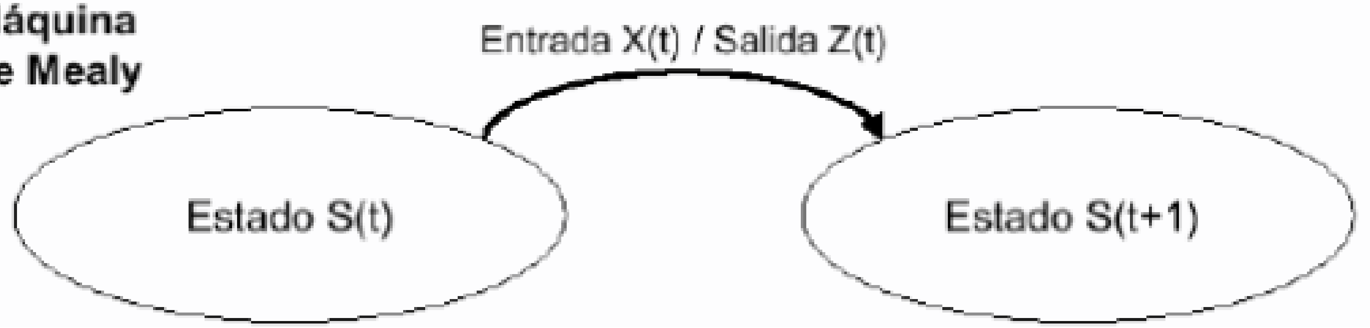

$$X \in \{a,b\}$$
$$Z \in \{p,q\}$$

$$Z = \begin{cases} q & \text{si los tres últimos datos recibidos son abb} \\ p & \text{en caso contrario} \end{cases}$$

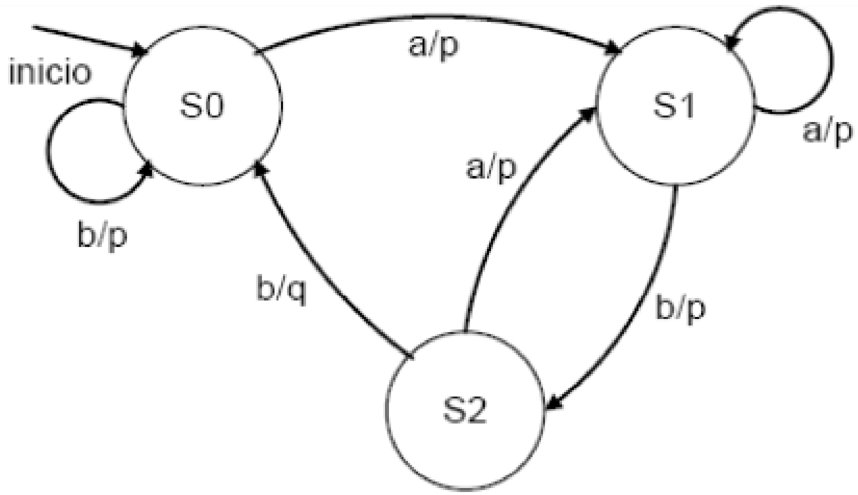
# Síntesis de máquinas finitas de estados

**1. Obtención del diagrama de transición de estados**

**Máquina de Mealy**




**Ejemplo**



# Síntesis de máquinas finitas de estados

**2. Obtención de la tabla de transición de estados y salidas**

| Estado actual S(t) | Entradas X(t) Estado siguiente / Salida S(t+1) / Z(t) | | | | |
|---|---|---|---|---|---|
| | $X_0$ | … | $X_j$ | … | $X_{l-1}$ |
| $S_0$ | $S_{0,0}$ / $Z_{0,0}$ | … | $S_{0,j}$ / $Z_{0,j}$ | … | $S_{0,l-1}$ / $Z_{0,l-1}$ |
| … | | | … | | |
| $S_i$ | $S_{i,0}$ / $Z_{i,0}$ | … | $S_{i,j}$ / $Z_{i,j}$ | … | $S_{i,l-1}$ / $Z_{i,l-1}$ |
| … | | | … | | |
| $S_{n-1}$ | $S_{n-1,0}$ / $Z_{n-1,0}$ | … | $S_{n-1,j}$ / $Z_{n-1,j}$ | … | $S_{n-1,l-1}$ / $Z_{n-1,l-1}$ |

Contiene idéntica información que el DTE, pero en forma tabular.

**Ejemplo**

| S(t) | X(t) S(t+1) / Z(t) a | b |
|---|---|---|
| $S_0$ | $S_1$ / p | $S_0$ / p |
| $S_1$ | $S_1$ / p | $S_2$ / p |
| $S_2$ | $S_1$ / p | $S_0$ / q |

# Síntesis de máquinas finitas de estados

**3. Obtención de la tabla de transición de estados y salidas codificada en binario**

Es igual que la anterior, pero codificando en binario las entradas, las salidas y los estados.

**Ejemplo**

Entradas

| $X(t)$ | $X_0$ |
|---|---|
| a | 0 |
| b | 1 |

Salidas

| $Z(t)$ | $Z_0$ |
|---|---|
| p | 0 |
| q | 1 |

Estados

| $S(t)$ | $Q_1$ $Q_0$ |
|---|---|
| $S_0$ | 0 0 |
| $S_1$ | 0 1 |
| $S_2$ | 1 0 |

Tabla sin codificar

| | $X(t)$<br>$S(t+1)$ / $Z(t)$ | |
|---|---|---|
| $S(t)$ | a | b |
| $S_0$ | $S_1$ / p | $S_0$ / p |
| $S_1$ | $S_1$ / p | $S_2$ / p |
| $S_2$ | $S_1$ / p | $S_0$ / q |

Tabla codificada

| $S(t)$ | $X(t)$<br>$Q_1'$ $Q_0'$ / $Z_0$ | |
|---|---|---|
| $Q_1$ $Q_0$ | 0 | 1 |
| 0 0 | 0 1 / 0 | 0 0 / 0 |
| 0 1 | 0 1 / 0 | 1 0 / 0 |
| 1 0 | 0 1 / 0 | 0 0 / 1 |

# Síntesis de máquinas finitas de estados

## 4. Obtención de la tabla de excitación y salida del autómata

Se construye a partir de la tabla de estados y salidas codificada y las tablas de excitación de los biestables.

**Ejemplo**

| S(t),X(t) | | | S(t+1),Z(t) | | | Necesario para implementar con biestables JK | | | | Necesario para implementar con biestables SR | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $Q_1$ | $Q_0$ | $X_0$ | $Q_1'$ | $Q_0'$ | $Z_0$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ | $S_1$ | $R_1$ | $S_0$ | $R_0$ |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | X | 1 | X | 0 | X | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | X | 0 | X | 0 | X | 0 | X |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | X | X | 0 | 0 | X | X | 0 |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 | X | X | 1 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 0 | X | 1 | 1 | X | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 1 | X | 1 | 0 | X | 0 | 1 | 0 | X |
| 1 | 1 | 0 | X | X | X | X | X | X | X | X | X | X | X |
| 1 | 1 | 1 | X | X | X | X | X | X | X | X | X | X | X |

Si se va a implementar el circuito con biestables D, basta con las columnas del segundo grupo, ya que $Q_i'=D_i$

# Síntesis de máquinas finitas de estados

**5. Obtención de las expresiones mínimas**

A partir de la tabla de excitación, se calculan las expresiones de las funciones de cambio de estado y de generación de salidas y se simplifican mediante el método más conveniente (en casos sencillos, mediante diagramas de Karnaugh).

$$Q_0'(Q_1,Q_0,X_0) = \sum m(0,2,4) + \sum \Phi(6,7) \quad \Rightarrow \quad Q_0' = D_0 = \overline{X_0}$$

$$Q_1'(Q_1,Q_0,X_0) = \sum m(3) + \sum \Phi(6,7) \quad \Rightarrow \quad Q_1' = D_1 = X_0 \cdot Q_0$$

$$Z_0(Q_1,Q_0,X_0) = \sum m(5) + \sum \Phi(6,7) \quad \Rightarrow \quad Z_0 = X_0 \cdot Q_1$$

$$J_0(Q_1,Q_0,X_0) = \sum m(0,4) + \sum \Phi(2,3,6,7) \quad \Rightarrow \quad J_0 = \overline{X_0}$$

$$K_0(Q_1,Q_0,X_0) = \sum m(3) + \sum \Phi(0,1,4,5,6,7) \quad \Rightarrow \quad K_0 = X_0$$

$$J_1(Q_1,Q_0,X_0) = \sum m(3) + \sum \Phi(4,5,6,7) \quad \Rightarrow \quad J_1 = X_0 \cdot Q_0$$

$$K_1(Q_1,Q_0,X_0) = \sum m(4,5) + \sum \Phi(0,1,2,3,6,7) \quad \Rightarrow \quad K_1 = 1$$

# Síntesis de máquinas finitas de estados

## 6. Implementación del circuito con biestables J-K